



## 2023 年 VLSI 技術及電路研討會，發展 VLSI 讓世界更美好，本次會議 主題為：「重啟技術及電路，迎向永續發展的未來」

【2023 年 4 月 25 日，日本東京訊】 - 微電子技術及電路連續第 43 年透過獨有方式融合展出，這場盛大規模的 VLSI 技術及電路研討會 將於 2023 年 6 月 11 日至 16 日在日本京都舉辦，且將恢復為實體會議。為期六天的會議將在日本京都的麗嘉皇家酒店 (Rihga Royal Hotel) 舉辦，展示主題為「重啟技術及電路，迎向永續發展的未來」。研討會將著重於先進的 VLSI 技術開發、創新電路設計及其支援的應用，例如人工智慧、機器學習、IoT、穿戴式/可植入式生物醫學裝置、大數據、雲端/邊緣運算，以及虛擬實境 (VR)/擴增實境 (AR)。

為期一週的研討會將成為全球最重要的國際會議，促進技術專家和工程師之間在應用和未來突破上的協同合作。除介紹技術外，研討會活動日程也將包括示範場次、聯合焦點座談會、夜間分組討論會、短期課程、研討會和特別論壇會議。

### 全體會議：

- 「用於半導體系統擴展的多重小晶片異構整合封裝」，主講人：IME A\*STAR 系統級封裝總監 **Suraya Bhattacharya**

過去十年裡，許多市場對多樣化系統產生了很大的需求，帶動產業採用先進封裝，將多重小晶片作異構整合，以作為系統級封裝擴展的關鍵新利器。Bhattacharya 博士將針對能滿足未來幾十年內系統擴展需求的多重小晶片異構整合封裝平台提供概略介紹。

- 「追尋非線性：NAND 快閃記憶體的擴展限制」，主講人：Western Digital 總裁 **Siva Sivaram**

Sivaram 博士將在本次演講中展示如何透過連續增加 3D 堆疊的層數，使 NAND 快閃記憶體實現更高的位元成長，進而達到亞線性降低成本的目標。晶圓鍵合技術可顛覆性分離記憶體陣列與複雜的邏輯電路，讓高速邏輯與記憶體層達成全新整合，同時縮短製造週期。此技術將使產業脫離單一尺寸全體適用的 NAND 晶片，轉為客製化解決方案，以用在不同的應用，從系統層級降低成本。

• 「從炒作話題到顛覆產業的量子運算」，主講人：Hitachi, Ltd. 特聘研究員 **Hiroyuki Mizuno**  
 越來越多人認為量子運算不過是一場炒作，儘管投入了大量投資和研究，卻從未為消費者帶來好處，而此時 CMOS 退火技術試圖提供權宜之計。本次演講介紹自上而下的方法，運用現有的半導體技術和包含「穿梭量子位」在內值得留意的發展達到開發矽量子電腦的下一個里程碑 - 可擴展量子位陣列結構的量子位作業。

• 「關於 VLSI 未來的描述：由 AI 驅動、為軟體定義式、讓人既不安又期待」，主講人：Google 副總裁兼技術研究員 **Partha Ranganathan**  
 AI 革命、雲端和智慧邊緣全都在加速我們對運算的需求，但摩爾定律卻反而趨緩。這不斷挑戰著業界的傳統假設，也就是追求更便宜且節能的系統，還會導致未來運算系統在供需上的缺口越來越大。Ranganathan 博士將在本次演講中討論如何重新思考和設計未來的硬體，並提出兩個廣泛的主題 - 透過自訂矽加速器實現高效的硬體設計，以及透過軟體定義系統設計有效運用硬體。

#### 焦點座談會：

將舉行兩場技術焦點座談會：「BEOL/背面配電網路 (BSPDN)」和「未來記憶體的發展方向」。另外還有四場聯合焦點座談會，涵蓋電路和技術的新創性與感興趣的領域：「新型運算」、「AR/VR/MR 元宇宙」、「汽車與航太」、「3D 系統整合」。

#### 關鍵 VLSI 主題的短期課程：

將開設兩場全天的短期課程：

- 短期課程 1：「1 奈米以上的先進 CMOS 技術」重點在於 FEOL/BEOL 製程的創新邏輯技術，包括 EUV 光刻、從 Si 到新型 2D 材料的裝置演進、從背面 PDN 的 3D 整合和異構整合，以及未來的生產計量。
- 短期課程 2：「高速有線和光學 IO 的未來走向」深入探討 SerDes 電路系統設計、同調 ASIC 和矽光子學的最新進展。另外也涵蓋最先進的小晶片技術、創新封裝、高速接收器和發射器，以及記憶體介面。

#### 論壇會議：

研討會活動

程也包含一場全天的論壇會議，主題是「安全微電子和組合最佳化的運算典範」。

- 此論壇將專注在建議 VLSI 研討會的未來走向和新興的尖端 VLSI 應用，藉此延伸研討會的範圍。今年來自世界各地的專家演講者將聚焦在安全微電子和組合最佳化，主題涵蓋硬體安全、密碼電路技術、網路安全，還有以處理器、FPGA 和超導量子退火爐為基礎的組合最佳化加速器。

#### 夜間分組討論會：

- 「未來 25 年有什麼是可擴展且永續的？」  
 隨著光刻技術、材料和裝置結構不斷發展，過去幾十年裡技術節點微縮一直發展得相當成功。那未來的 25 年又是如何？我們如何克服物理限制、可製造性、經濟性、晶片製造和作業過程中消耗的能源、製造過程中排放的溫室氣體，以及工程資源所造成的微縮限制？我們的產業能否一邊保持吸引力，一邊持續發展？來自 TEL 的 Tomonari Yamamoto 博士將主持一場由來自業界和學術界的傑出嘉賓組成的分組座談會，他們將提供寶貴的見解。
- 「大專院校能否幫助 IC 設計產業振興？如果能，該怎麼做？」

晶片不斷商品化，迫使半導體業必須自我改造。在這種大環境下，大專院校能否為振興晶片公司做出貢獻？互惠互利的關係可行嗎？或者，大學研究人員是否該繼續專注在他們想做的事情上，而公司繼續將大學視為受過教育人才的來源？來自加州大學洛杉磯分校的 Asad Abidi 教授將主持一場由來自業界和學術界的傑出嘉賓組成的分組座談會，一同討論這個重要主題。

#### 展示座談會：

今年首次，展示座談會將提供完全面對面的體驗，讓參加者有機會與技術及電路研討會的特定論文作者進行深入的交流互動。展示活動將顯示裝置特性、晶片運作，以及電路層級創新的潛在應用。

#### 研討會：

研討會期間將舉行一系列研討會，提供額外的學習機會。今年，我們很榮幸宣佈將有六場激勵人心的研討會：

##### 技術研討會

- EUV 光刻和邁向高 NA EUV 圖案解決方案的途徑
- 走向功能性背面：背面供電之後的下一步是什麼？
- 將材料部署到系統協同最佳化方法 (MSCO™)，實現對高階節點技術開發的快速 PPACt 評估

##### 電路研討會

- 開放原始碼 PDK 和 EDA，晶片設計民主化的社群經驗
- 針對機器學習 IC 和系統的統一且嚴格的基準測試
- 3D 影像感測器

研討會上的**特別活動**包括由 IEEE 固態電路協會的女性工程師和年輕專業人員團體贊助的指導活動。

**最佳學生論文獎**，將根據論文和簡報品質選出。得獎者將獲頒獎金、車馬費補貼，以及獲獎證書。

關於研討會的詳細資訊請參閱：<http://www.vlsisymposium.org>。

#### 主辦單位：

VLSI 技術及電路研討會由日本應用物理協會、IEEE 電子裝置協會 (IEEE Electron Devices Society)、IEEE 固態電路協會 (IEEE Solid State Circuits Society) 以及電子、資訊與通訊工程師協會 (Institute of Electronics, Information and Communication Engineers) 合作舉辦。

#### 媒體聯絡人：

(日本與亞洲)

VLSI 研討會秘書處，由 JTB Communication Design, Inc. 轉交

日本東京

電子郵件：[vlsisymp@jtbcom.co.jp](mailto:vlsisymp@jtbcom.co.jp)

(北美洲與歐盟)

BtB Integrated Marketing - 共同公關協理 Chris Burke

電子郵件：[chris.burke@btbmarketing.com](mailto:chris.burke@btbmarketing.com)