



**2023 年の VLSI テクノロジー&回路シンポジウムは、  
「持続可能な未来に向けた VLSI テクノロジーと回路の再起動」  
をテーマに、より良い世界の実現に向けて VLSI を進化させます。**

**即日発表 – 2023 年 4 月 25 日**

VLSI テクノロジー&回路シンポジウムはマイクロエレクトロニクス業界向けのテクノロジーと回路が一堂に会するユニークなシンポジウムとして43年目を迎えます。2023年のVLSIテクノロジー&回路シンポジウムは、「持続可能な未来に向けた VLSI テクノロジーと回路の再起動」をテーマに、日本の京都で開催されます。この6日間のイベントは、2023年6月11日から16日まで、京都リーガロイヤルホテルでの開催が予定されています。本シンポジウムでは、人工知能、機械学習、IoT、ウェアラブル/埋め込み型生体医療アプリケーション、ビッグデータ、クラウド/エッジコンピューティング、仮想現実 (VR) /拡張現実 (AR) など、先進の VLSI 技術開発、革新的な回路設計、及びそれらを実現するアプリケーションを取り上げます。

1 週間にわたる本シンポジウムでは、テクノロジー、回路、システムを、他学会とは異なるレンジやスコープで議論することができ、今日のアプリケーションと将来のブレークスルーに関して技術者と設計者の相乗効果を促進する世界最高峰の場です。技術的なプレゼンテーションに加えて、シンポジウムプログラムでは、デモンストレーションセッション、ジョイントフォーカスセッション、イブニングパネルディスカッション、ショートコース、ワークショップ、およびシンポジウムテーマに関連する特定のトピックに焦点を当て議論を行う、スペシャルフォーラムセッションが行われます。

#### **基調講演：**

- 「半導体システム微細化のためのマルチチップレット異種集積パッケージング」  
**A\*STAR IME の Director, System-in-Package、Surya Bhattacharya 様によるご講演**

– 過去 10 年間、幅広い市場からの多様なシステム要求により、システムインパッケージのスケーリングのための重要な新しいツールボックスとして、高度なパッケージング技術による複数チップレットの異種集積技術が活用されるようになりました。本講演では、今後数十年のシステム拡張ニーズに対応するための、マルチチップレットヘテロジニアスイнтеグレーション (MCHI) パッケージングプラットフォームの概要を説明します。

• 「ノンリニアリティーを求めて NAND フラッシュにおけるスケーリングリミット」

**Western Digital のプレジデント、Siva Sivaram 様によるご講演**

– 本講演では、NAND フラッシュが 3D スケーリングの成熟期に入り、層数を増やすだけで、高いビット成長率を実現しながら、サブリニアなコスト削減が可能になることを紹介します。ウェハボンディング技術により、メモリアレイを複雑な論理回路から切り離し、メモリ層と新しい高速論理回路の統合を可能にし、製造サイクルタイムを簡素化することが可能になります。この技術により、メモリ業界は画一的な NAND ダイから、さまざまなアプリケーションやシステムレベルの節約に対応したカスタマイズソリューションへと移行することができます。

• 「量子コンピューティング 誇大広告からゲームチェンジャーへ」

**日立製作所 Distinguished Researcher の Hiroyuki Mizuno 様によるご講演**

– 量子コンピュータは、その広範な投資と研究にもかかわらず、消費者への恩恵が実現されていないため、ますます誇大広告とみなされるようになってきました。CMOS アニール技術は、その解決策の提供を試みています。本講演では、既存の半導体技術を最大限に活用したトップダウンアプローチと共に、シリコン量子コンピュータの次のマイルストーンであるスケーラブルな量子ビットアレイ構造での量子ビット演算に向けた「シャトリング量子ビット」を含む注目すべき開発を紹介します。

• 「VLSI の未来を語る 6 つの言葉：AI 駆動、ソフトウェア定義、そして、うずうずするくらいのエキサイティング感」

**Google Vice-President, Technical Fellow の Partha Ranganathan 様によるご講演**

– AI 革命、クラウド、スマートエッジはいずれもコンピューティングの需要を加速させていますが、ムーアの法則は減速しています。このため、より安価でエネルギー効率の高いシステムをめぐる従来の想定が覆され、将来のコンピューティング・システムに対する需給ギャップが著しく拡大する結果となっています。本講演では、将来のハードウェアを再考し、設計する方法について述べ、カスタムシリコンアクセラレータによる効率的なハードウェア設計と、ソフトウェア定義システム設計による効率的なハードウェア活用という 2 つの大きなテーマを提示する。

**フォーカスセッション：**

「先端 BEOL プロセス及び裏面電源供給網(Back Side Power Delivery Network)」、「今後のメモリの方向性」をテーマとする 2 つのテクノロジーフォーカスセッションが開催されます。また、テクノロジーと回路の両方に新規性・関心がある論文を発表する 4 つの共同フォーカスセッションが「新領域コンピューティング」、「AR/VR/MR Metaverse」、「自動車及び航空宇宙」、「3次元システム統合」をテーマに開催されます。

**VLSI のキートピックスに関するショートコース：**

2 つのショートコース（全日）が行われます

- ショートコース 1：“Advanced CMOS technologies for 1 nm & beyond” では最新のロジック技術について、8 名の専門家が講演を行います。ここでは EUV リソグラフィを含む FEOL・BEOL プロセス技術、Si から 2 次元材料までのデバイス進化、裏面配線や異種

積層などの 3 次元積層技術、生産に必要な計測技術が議論されます。

- ショートコース 2：“Future Directions in High-Speed Wireline and Optical IO”では、業界の先端専門家が SerDes 回路システム設計、コヒーレント ASIC、およびシリコンフォトリソグラフィの最新の進歩について詳しく説明します。また次世代通信のための最先端のチップレット技術、革新的なパッケージング、高速受信機および送信機、およびメモリアンターフェイスも取り上げられます。

#### フォーラムセッション：

本年のフォーラムは『Compute Paradigms for Secured Microelectronics and Combinatorial Optimization』と題して丸 1 日のプログラムを開催します。

- VLSI フォーラムは、VLSI シンポジウムの将来の方向性を示唆し、VLSI の最先端のアプリケーションを紹介するなど、VLSI シンポジウムのスコープを広げるために企画されています。フォーラムは、各分野の専門家による招待講演で構成されており、今年は組み合わせ最適化問題と半導体セキュリティに焦点を当て、組み合わせ最適化向けのプロセッサ、FPGA、量子アニーラー、および、サイバーセキュリティ、ハードウェアセキュリティ、暗号回路技術などを取り上げます。

更に、2つの**イブニングパネルセッション**がアナウンスされています。

- “次の 25 年に如何にしてサステイナブルにスケーリングを進めるか？”

テクノロジーノードのスケーリングは、これまでリソグラフィ、材料、デバイス構造などの進化によって進められてきました。しかしながら、次の 25 年はどうでしょうか？デバイスサイズの物理限界、製造工程の複雑化、製造コストの増加、チップ動作時の消費エネルギー増加、製造時のエネルギー増加、製造時における温室効果ガスの排出、エンジニアの不足などのさまざまな課題に直面しています。果たして我々の半導体産業は今後も継続的な発展ができるのか？発展するには何をすべきか？これらの課題について、山本知成氏（東京エレクトロン）がモデレータとなり、産業界と研究機関から経験と見識のある熟練のパネリストを招き、彼らの意見やアイデアを参加の皆様と共有します。

- “産業界における IC 設計の活性化に大学は貢献できるのか？もしできるなら、どのように？”

半導体がコモディティ化し、VLSI 業界が変革を迫られる状況の中において、大学は IC ベンダーの活性化に貢献できるのか。相互に有益な関係を築くことは可能なのか？それとも、大学の研究者は自分のやりたいことだけに集中し、企業は教育された従業員の供給元としてのみ大学に期待し続けるのだろうか。カリフォルニア大学ロサンゼルス校の Asad Abidi 教授をモデレータとなり、産業界から著名なゲストをお招きし、この重要なテーマについて議論します。

### デモンストレーションセッション：

今年から、本セッションは完全対面形式での開催を予定しています。参加者は、テクノロジーと回路の両セッションから厳選された論文著者とのコミュニケーションが可能です。また、デバイス特性、チップ動作、およびそれらのアプリケーション応用等をご覧頂けます。

### ワークショップ：

本会議の期間中に、下記のワークショップが開催されます。参加者の皆様に様々な分野の造詣を深める機会を提供します。

#### テクノロジーワークショップ

- High NA EUV 露光技術に向けたソリューション
- 裏面電源供給網(Back Side Power Delivery Network)に必要な設計手法・プロセス技術
- 先端プロセス世代の PPCAt(性能・面積・コスト)評価への MSCO™(Materials to Systems Co-Optimization)の展開

#### サーキットワークショップ

- オープンチップ設計へのオープンソース PDK/EDA の有効活用
- Machine Learning の絶対的なベンチマーク
- 3次元 Image Sensor

### スペシャルイベント：

女性の工学者と若い専門家のためのメンタリングイベントを IEEE Solid State Circuits Society のスポンサーにより開催いたします。

### シンポジウムの最優秀学生論文賞：

テクノロジー、サーキットのそれぞれについて論文とプレゼンテーションの質に基づいて選ばれます。受賞者には、賞金、旅費支援、および賞状(証明書)が授与されます。

シンポジウムに関する更なる情報は、こちらからアクセスできます。

<http://www.vlsisymposium.org>

### スポンサー機関：

VLSI シンポジウムは、公益社団法人応用物理学会と IEEE Electron Devices Society と IEEE Solid State Circuits Society が、電子情報通信学会の協力を得て主催しています。

### メディアコンタクト先

(日本、アジア地区)

VLSI シンポジア事務局

株式会社 JTB コミュニケーションデザイン内

E-mail: [vlsisymp@jtbcom.co.jp](mailto:vlsisymp@jtbcom.co.jp)

(北米ならびに欧州)

Chris Burke | BtB Marketing Communications

[chris.burke@btbmarketing.com](mailto:chris.burke@btbmarketing.com) | +1-919-872-8172