

Here are definitions of some important technical terms:

- **ACLR** – 邻信道泄漏比。相邻信道漏泄功率与所需信号的功率比。
- **模数转换器 (ADC)** – 一种将连续物理量（通常是电压）转换成数字的器件。
- **后段制程/BEOL、中段制程/MOL 和前段制程/FEOL** – 在集成电路制造中，晶体管和其他有源器件在前段制程制造 (FEOL)，有源区和有源栅上的触点在中段制程制造 (MOL)，引线或接线在后段制程制造 (BEOL)。
- **双相开关键控 (BPOOK)** – 一种数据通信调制方案。载波振幅根据基带数据在 0 和 1 之间进行调制。此外，基带数据为“1”时，载波相位也在 0 和 180° 之间变化。与 OOK 和 BPSK 相比，在相同的频谱带宽下，频谱效率得到提高，数据速率提高一倍。与 OOK 相同，包络检波器可用于反调制，适用于低功耗运行。
- **双相相移键控 (BPSK)** – 一种数据通信调制方案。载波相位根据基带数据在 0 和 180° 之间进行调制。与 OOK 相比，由于信号点之间的距离较大，且所要求的信噪比可以放宽，所以采用相干检波器可以提高接收器的灵敏度。
- **体域网 (BAN)** – 主要是指适用于身体周围极小区域的网络技术。有时作为“BCC”的同义词使用。
- **体信道通信 (BCC)** – 在人体内利用电磁传输的无线通信技术。
- **降压变换器** – 是一种直流-直流功率变换器，其降低从输入（电源）到输出（负载）的电压，同时提高输出电流。它是一种开关式电源 (SMPS)。
- **BLE** – 蓝牙低功耗。蓝牙是一种无线标准，BLE 是智能手机、物联网等适用的蓝牙低功耗 (LE) 模式。
- **脑机接口 (BCI)** – 从大脑中检索信息或意图，以便在计算机和其他信息系统中使用的技术。多种大脑测量方法（包括电气方案和光学方案）均适用于 BCI。
- **CC-CV** – 恒流和恒压充电。起初使用 CC 模式在变化的电压下泵入大电流。当达到一定的充电水平时，充电过程在结束时切换至 CV 模式。大多数锂电池都采用 CC-CV 充电模式。
- **相关双采样 (CDS)** – 相关双采样是一种消除固定模式和重置像素噪声的方法。在像素读出周期中，采样两次然后相减。在像素仍然处于复位状态时选取一个信号，在电荷被传输至读出节点时选取另一个信号。
- **小芯片** – 表示一个微型芯片。通常是将多个核心安装在一个 CPU 芯片上，将多个功能模块安装到一个 SoC 芯片上。随着核的数量增加，单个芯片的尺寸也会增大。有时增大尺寸会导致成品率降低，因为缺陷的数量与芯片尺寸成线性关系。以相同工艺节点在一个芯片中集成所有必要的功能模块不一定符合成本效益，因为旧工艺节点有时足以制造部分功能模块。这些问题的存在驱使技术的发展采用通过将小芯片安装到一个封装之中来制造多核 CPU，将不同功能的小芯片安装到一个封装中来实现一个系统。
- **CMOS 图像传感器 (CIS)** – 基于上述 CMOS 制造技术的图像传感器（互补金属氧化物半导体）。另一方面，传统的图像传感器称为 CCD（电荷耦合器件），是基于光电二极管和多栅工艺。
- **CMOS/MOS/MOSFET/FET** – 如今的大部分晶体管都是场效应晶体管 (FET)。大部分 FET 都采用 CMOS 制造技术（互补金属氧化物半导体）构建。它们一般被称为 MOSFET，有时也叫做 MOS 晶体管。
- **复合/III-V 半导体** – 大多数半导体都是硅基的，但是研究人员还在继续研究其他具有更高电子迁移率的半导体材料，因为它们可以用来制造速度更快的器件。但缺点是这种材料的工艺与硅不兼容。复合半导体包含两个或两个以上元素（例如 GaAs、InP、GaN 等），这些元素通常位于元素周期表的第三组和第五组中。
- **数模转换器 (DAC)** – 一种将数字数据转化为模拟信号（电流、电压或电荷）的器件。
- **Dit** – 该术语表示界面缺陷或其密度。对于 MOSFET，Dit 通常表示沟道和绝缘氧化物之间的缺陷。
- **深层神经网络 (DNN)** – 在输入和输出之间不止一层隐藏单元的神经网络。著名的模型包括卷积神经网络 (CNN) 和递归神经网络 (RNN)。以前就有利用具有多个隐藏层的神经网络来实现更高水平功能的想法，但在训练中采用传统反向传播的算法，收敛速度慢，性能也

不能满足的。近年来，随着有效的多层神经网络训练算法的出现，加上计算机性能的显著提高，人们重新发现了 DNN 的有效性。此外，在 2012 年举行的图像识别大赛（ImageNet 大规模视觉识别挑战赛）上，使用 DNN 的研究团队表现出色，这使得 DNN 也受到了广泛的关注。因此，对 DNN 在图像识别、语音识别等多个领域的应用研究目前十分活跃。使用 DNN 的机器学习算法称为深度学习。

- **DRAM** – 动态随机存取存储器是将信息以电荷的形式存储在电容上，因此必须定期刷新。专用 DRAM 芯片用以构成典型计算机、平板电脑和智能手机中的大部分主存储器。
- **ECoG** – 脑皮层电图学 (ECoG) 是一种电生理监测，使用直接放置在大脑裸露面的电极来记录大脑皮层的电活动。
- **有效位数 (ENOB)** – 对 ADC 动态性能的测量，是表示包括噪声和失真的具有有限分辨率的 ADC 性能。
- **脑电图 (EEG)** – 一种观察大脑活动的电测量方法。电极被放置在头皮或身体其他部位，观察来自大脑的被放大的电信号。EEG 包括非侵入性和侵入性两种方法。
- **电迁移** – 电子与金属原子之间发生动量交换，使高密度电子流在引线中推动金属原子发生移动。这种现象被称为“电迁移”。在最坏的情况下，这种现象会导致空洞，并导致引线断开。
- **等效氧化层厚度 (EOT)** – 一个用来比较高介电 (high-k) 与 SiO₂ 薄膜性能的距离。一个厚度为 EOT 的 SiO₂ 薄膜，其栅极电容与用高 k 材料的电容相同。电介质的 k 值越大，EOT 越低，从而提高 MOSFET 的性能。
- **ESD** – 静电放电。该术语是指两个物体相互接触而突然释放出静电。如果 ESD 击中集成电路，可能会导致器件故障或使用寿命缩短。
- **EUV** – 极紫外线。EUV 被认为是光刻工艺中使用的下一代光源。EUV 的波长 (13.5 nm) 小于 ArF (193 nm)，采用 EUV 可以实现限定的图案形成。
- **EVM** – 误差矢量幅度。EVM 是评估数字收发机调制精度的一种方法。
- **FD-SOI** – 全耗尽绝缘体上硅是一种工艺技术，与传统的体硅晶体管相比，它拥有更出色的速度和功率性能。
- **FinFET** – 一种 3D 形状类似鳍的晶体管，其鳍通常有多个栅极所围绕，可实现更出色的开关控制性能。
- **前段/FEOL 和后段/BEOL** – 在制造集成电路时，会先制造晶体管和其他有源设备（在前段制程 (FEOL) 制造），之后再制造引线或接线（在后段制程 (BEOL) 制造）。
- **f_i/f_{max}** – 截止频率 (f_i) 和最高振荡频率 (f_{max}) 是衡量晶体管高频性能的基准参数。 f_i 是晶体管的电流增益为一时的频率。 f_{max} 是单向功率增益为一时的频率。从电路性能的角度而言， f_i 对数字逻辑电路更加重要，而 f_{max} 对于高频模拟电路更加重要。
- **环绕栅极 (GAA) 晶体管** – 一种 MOS 晶体管，其栅电极被置于沟道的四面或线状沟道的所有表面。
- **全局快门** – 在一个瞬间捕捉整个场景的方法，而不是像滚动快门那样扫描整个场景。
G_m – 跨导。在 MOSFET 中，G_m 的定义是在恒定漏/源电压下，漏电流变化除以栅/源电压的微小变化。
HEMT – 高电子迁移率晶体管，也称为异质结构场效应晶体管 (HFET) 或调制掺杂场效应晶体管 (MODFET)。HEMT 以异质结为基础，异质结由两个带隙不同的半导体组成（参见复合/III-V 半导体）。通过选择合适的材料，能带不连续性会在异质界面形成高迁移率二维电子气。
- **磁滞控制** – 是适用于直流-直流转换器的一种控制方法，其用一个比较器监控输出电压并控制电源开关。这种方法适合于 CPU 和 FPGA 等需要对负载电流变化快速响应的一些应用。
- **高介电/金属栅极 (HKMG)** – 电介质是一种电绝缘体。“k”是相对介电常数，用来衡量材料防止电流在栅电极和场效应晶体管的沟道区域之间流动的作用程度，同时对二者实现容性耦合来控制开关。在未来的 CMOS 集成电路（芯片）中，栅极电介质将需要提供电容耦合（等效于只有几个原子厚的二氧化硅层），以使沟道区域的长度缩小到 10 nm 及以下。与传统的掺杂多晶硅材料相比，金属栅极材料与高 k 栅极介质的相容性更强。近年来，在将金属栅极集成到 CMOS 工艺流程中，以制造高性能芯片方面取得了很大进展。

- **HTOL** – 高温使用寿命。评估半导体器件在真实高温条件下工作时的使用寿命的可靠性测试。此测试需要相对较长的时间，以便检测彻底失效故障，而不是初始故障。
- **IEEE 802.11ad** – 使用毫米波（60GHz 波段）的超高速无线通信标准
- **IGZO** – 由铟、镓、锌和氧组成的非晶半导体的缩写。
- **III-V** – 参考复合/III-V 半导体
- **仪表放大器 (IA)** – 一种基于运算放大器和一些附加器件的通用放大器电路模块。它可用于各种测量应用。
- **集成电路** – 一种由许多互连元件（如晶体管、二极管、电容器、电阻器、电感器）组成、基于半导体衬底构建的电路。
- **互联引线** – 连接晶体管和其他电路元件的金属线或接线。参见**后段/BEOL**。
- **硅中介层** – 芯片之间或插座与芯片之间的电接口。使用硅中介层的目的是将芯片和具有不同 I/O 端子的插座连接起来。
- **已知合格芯片 (KGD)** – 一种经检验合格的晶片。有时，会将多个芯片（例如逻辑、内存和通信芯片）安装在一个封装中作为一个模块。如果模块中的一个芯片发生故障，那么整个模块会被判定为不合格，同一模块中的其他合格芯片就会被浪费。为了提高模块的成品率，减少芯片的浪费，因此在将芯片集成到模块之前，选择 KGD 是非常重要的。
- **线性稳压器** – 根据负载电流改变输出电阻来保持稳定的电压。它要求输入电压高于输出电压，因此效率往往低于开关式稳压器。
- **链路预算** – TX 功率与 RX 灵敏度之间的差异，这是衡量无线通信范围的一种度量方法。
- **低介电/引线** – 引线是指在集成电路（芯片）中把元件连接起来的金属线。如果相邻接线极为贴近，可能会导致产生电容，从而影响芯片性能。低介电会使铜线电绝缘，同时尽量减小它们的互电容；但是，这些材料通常更加易碎，因此给制造带来了挑战。
- **磁心** – 是一种高导磁率的磁性材料，用于限制和引导电感器和变压器等器件中的磁场。
- **MCU** – 微控制器单元。微控制器通常包含处理器内核、内存和输入/输出外设，专为嵌入式应用而设计。
- **MEMS** – 一种微机电系统，包含微米级活动部件。
- **MONOS** – 一种采用金属栅-氧-氮-氧-硅通道多层结构的非易失性存储器元件。数据或电荷被存储在氮化层的电荷陷阱中，数据通过流经沟道的电流读出。
- **N(P)BTI** – 负（正）偏压温度不稳定性。当负（正）偏压连续施加于栅极并保持高温时，PFET (NFET) 中会发生这种现象。阈电压绝对值随偏压施加时间的增加而增大。
- **神经网络** – 借助计算机仿真来模拟大脑功能的数学模型。它由输入层、隐藏层、输出层和连接各单元的接线组成。每根线缆都有一个称为连接权的参数。每一层的单元都有一个函数，用输入数据乘以从前一层若干个单元传播过来的数据连接权，然后将输出结果应用于预先确定的函数（激活函数）。利用输入-输出对的测试数据集，寻找一组合适的连接权值，从而给出目标函数的方法称为监督式学习。在监督式学习中，通常使用称为反向传播的算法。利用监督式学习得到的一组连接权值，可以得到一个能够得出期望输入-输出关系的函数。
- **N-FET/P-FET 或 NMOS/PMOS** – MOSFET 有两种形式（n 通道或 p 通道），它们以互补的方式运行。
- **非易失性存储器 (NVM)** – 一种计算机存储器，即使在断电时也能保留它所存储的信息。
- **开关键控 (OOK)** – 一种数据通信调制方案。载波振幅根据基带数据直接在 1 和 0 之间进行调制。简单的包络检波器可用来做解调，适用于低功耗收发器。
- **双向阈值开关** – 一种双端子开关，按实际施加的电压（阈电压）打开。它被用作三维交叉点存储器阵列的选择开关，以抑制未选单元的意外泄漏。
- **PAM4** – 4 级脉冲调幅。在通信中，该数据表示为四种分立级中的一种。这意味着每个符号可以编码两位数据，而不是传统的 1 位/符号。对于相同的符号速率和带宽，这将使数据吞吐量加倍。
- **相变存储器/PCM** – 相变材料有晶态和非晶态两种，它们在非易失性存储器中用于表示数字“0”或“1”。电流用于在两种状态之间切换 - 电流产生的热量导致材料改变状态。

- **功率效率系数 (PEF)** – 一种描绘放大器特性的度量。它通常用于比较神经信号放大器。它可以用来表明相较于放大器的性能，放大器的功耗可以达到多小。
- **脉冲频率调制 (PFM) 控制** – 是一种改变脉冲频率的控制方法，与脉宽调制 (PWM) 控制不同，PWM 是一种频率保持不变，而只改变脉宽的控制方法。在直流-直流变换器中，与 PWM 控制相比，这种控制方法在轻负载条件下具有更好的功率转换效率。
- **量子比特 (Qubit)** – 在量子计算中，量子位或量子比特是一个量子信息单位。量子位是一个双态量子力学系统。
- **量子点 (QD)** – 非常小的半导体粒子，只有几纳米大小，因此它们的光学和电子性质与较大的粒子不同。量子点的性质介于体型半导体和离散分子之间。
- **ReRAM 或 RRAM** – 电阻随机存取存储器。一种非易失性随机存取存储器，通过改变电极间材料的电阻率来存储二进制数字。
- **感兴趣区域 (ROI)** – ROI 是定义所考虑对象边界的区域。在捕捉图像时，可以观察和评估各个兴趣点。
- **SAR ADC** – 逐次逼近 ADC 是一种模数转换器，它通过对所有可能的量化级别进行二进制搜索，将连续的模拟波形转换为离散的数字表示形式，最终收敛为每次转换的数字输出。
- **缩小/密度/集成** – 缩小使晶体管和其他电路元件更小，以便在一块芯片中容纳更多元件。一个密度较大的芯片的给定区域内包含更多的晶体管。集成是将芯片上的电路元件组合在一起，增加更多功能，从而降低单个功能的成本。
- **塞贝克效应** – 将材料两侧的温差转化为材料两侧产生的压差。
- **半导体** – 一种能导电或阻挡电流通过的材料，提供储存和处理信息的能力。
- **SER** – 软错误率。当来自太空的中子或封装中的阿尔法射线撞击器件的半导体芯片时，就会在器件中产生电荷。产生的这种电荷有可能引起存储数据翻转。这种现象被称为软错误，而软错误率是指半导体器件遇到的这种现象的速率。
- **SFDR** – 无寄生动态范围是适用于模数转换器和数模转换器的标准度量。SFDR 用 dB 表示转换后的主信号功率与最强寄生信号功率的比值。
- **SNDR** – 信号与噪声和失真比是适用于模数转换器和数模转换器的标准度量。SNDR 用 dB 表示转换后的主信号功率与噪声和所产生谐波之和的比值。
- **SoC** – 片上系统。一种集成电路，将计算机或其他电子系统的所有必要元件集成在一块芯片上。
- **SOI** – 一种绝缘体上硅衬底，用于降低寄生电容，从而提高集成电路的性能。
- **薄氧化埋层上覆硅 (SOTB)** – 一种逻辑晶体管工艺技术，其主体是在薄氧化埋层上形成的。SOTB 器件具有 V_{th} 变化小、低 V_{dd} 工作、盒（氧化埋层）层沟道结构无掺杂等优点，有助于降低逻辑电路的能耗。
- **应变硅与 SiGe 压力源** – 当硅原子之间的距离拉到大于或小于正常距离时，硅会产生“应变”。这样做改变了电子流经硅的便捷性，使得用硅制造的晶体管能够以更快的速度和/或更低的电压运行。施加应变的外部**压力源**是原子间距与硅略有不同的材料。例如，对 p 通道硅场效应晶体管的通道区域实施压缩应变的常见方法是在其源区与漏区嵌入硅锗 (SiGe)，它的原子间距比大于 Si。
- **SRAM** – 一种计算机存储器（静态随机存取存储器），使用六个或更多的晶体管来存储每一位信息。它能实现非常快速的读取操作。
- **SS** – 亚阈值摆幅。SS 定义为 MOSFET I_d - V_g 特性中对数斜率的倒数值。SS 越小，对器件开关越有利。指定单位是 [mV/dec]，60 是传统 MOSFET 在室温下的最小理论值。
- **STT-MRAM** – 自旋矩传递磁阻式随机存取存储器是一种新兴的非易失性存储器，其工作依据是电子的“自旋”状态，而不是电荷。STT-MRAM 可以做得非常小。
- **时间数字转换器 (TDC)** – 一种用于识别事件并提供事件发生时间的数字表示的器件。
- **三态内容寻址存储器 (TCAM)** – 内容寻址存储器是一种能够在整个内容中搜索单词的专用存储器。“三态”表示除了 0 和 1 之外，还能存储和查询“X’ don’t care”。
- **飞行时间 (ToF) 测距系统/方法** – 一种测距的系统/方法，通过测量从信号发射时间到被物体反射的探测信号的周期来测量距离。在基于图像传感器的系统中，信号是光脉冲。在 ToF CIS 系统中，由于所有像素都必须同步驱动到光源，因此全局快门功能是必不可少的。

- **晶体管** – 一种用作集成电路构建块的小型电子开关。它没有活动部件，由半导体材料（通常是硅）制成。芯片上可以组装数十亿个晶体管，通过编程设计，能够接收、处理和存储信息，以及输出信息和/或控制信号。
- **TSV** – 硅穿孔。TSV 提供了从硅片顶部到底部的连接，使芯片的 3D 堆叠能够垂直连接起来。
- **UWB** – 超宽带无线是在 3.1-10.6 Ghz 频段上运行的无线通信，使用至少 500Mhz 带宽，通常具有非常低的平均辐射功率密度。
- **2T-MONOS** – 一种由 MONOS 结构存储器元件和选择晶体管组成的存储器。（参见 MONOS。）
- **2.5D/3D 集成** – 两者都是将多个芯片集成到一个封装中的封装技术。在 3D 集成中，多个芯片垂直堆叠起来，这些芯片通过微凸块和 TSV 实现电气连接。该技术实际应用于 DRAM 堆叠和 CMOS 图像传感器/控制逻辑芯片堆叠。技术挑战在于，堆叠中的芯片会受到高性能芯片产生的热量影响，并且每个芯片都要形成 TSV。在 2.5D 集成中，先将以硅或树脂制成且具备互连结构的硅中介层准备好。芯片然后以水平方向安装在中介层上。采用这种技术，可以减少发热问题，且不需要在每个芯片中形成 TSV。